



DEMANDE INTERNATIONALE PUBLIEE EN VERTU DU TRAITE DE COOPERATION EN MATIERE DE BREVETS (PCT)

(51) Classification internationale des brevets ⁷ : H03H 17/06, 17/02	A1	(11) Numéro de publication internationale: WO 00/28662 (43) Date de publication internationale: 18 mai 2000 (18.05.00)
---	----	---

(21) Numéro de la demande internationale: PCT/FR99/02724	(81) Etats désignés: US, brevet européen (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).
(22) Date de dépôt international: 8 novembre 1999 (08.11.99)	
(30) Données relatives à la priorité: 98/14071 9 novembre 1998 (09.11.98) FR	Publiée Avec rapport de recherche internationale.
(71) Déposant (pour tous les Etats désignés sauf US): COMMIS-SARIAT A L'ENERGIE ATOMIQUE [FR/FR]; 31-33, rue de la Fédération, F-75752 Paris 15ème (FR).	
(72) Inventeurs; et	
(75) Inventeurs/Déposants (US seulement): LEVEQUE, Sébastien [FR/FR]; 16, rue Joya, F-38000 Grenoble (FR). DANIELE, Norbert [FR/FR]; 110, chemin de la Souchière, F-38330 Montbonnot (FR). LATTARD, Didier [FR/FR]; Les Rithons, F-38680 Rencurel (FR). PIAGET, Bernard [FR/FR]; La Faurie, F-38610 Venon (FR).	
(74) Mandataire: SIGNORE, Robert; Brevatome, 3, rue du Docteur Lancereaux, F-75008 Paris (FR).	

(54) Title: DIGITAL FILTER WITH PARALLEL ARCHITECTURE AND SPREAD-SPECTRUM SIGNAL RECEIVER USING SAME

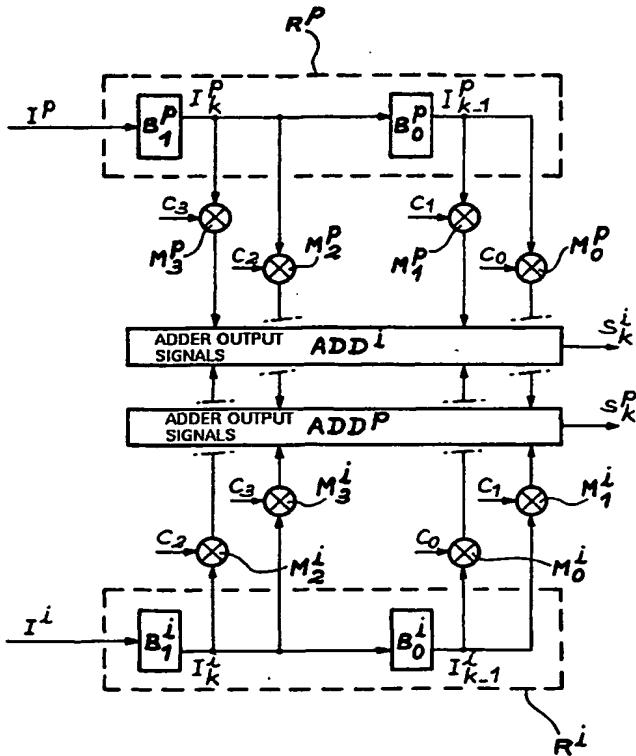
(54) Titre: FILTRE NUMERIQUE A ARCHITECTURE PARALLELE ET RECEPTEUR DE SIGNAUX A ETALEMENT DE SPECTRE UTILISANT UN TEL FILTRE

(57) Abstract

The invention concerns a digital filter with parallel architecture and a spread-spectrum signal receiver using such a filter. The filter comprises p shift registers (R^P, R^i) with means for working out a weighted sum of the samples stored in the registers, thereby obtaining p weighted sums (S^{P_k}, S^{i_k}) which can be recombiner. The number p can be equal to 2. The invention is applicable to digital transmissions with spread-spectrum.

(57) Abrégé

Le filtre comprend p registres à décalage (R^P, R^i) avec des moyens pour effectuer une somme pondérée des échantillons stockés dans les registres. On obtient ainsi p sommes pondérées (S^{P_k}, S^{i_k}) qu'on peut recombiner. Le nombre p peut être égal à 2. Application dans les transmissions numériques à étalement de spectre.



UNIQUEMENT A TITRE D'INFORMATION

Codes utilisés pour identifier les Etats parties au PCT, sur les pages de couverture des brochures publient des demandes internationales en vertu du PCT.

AL	Albanie	ES	Espagne	LS	Lesotho	SI	Slovénie
AM	Arménie	FI	Finlande	LT	Lituanie	SK	Slovaquie
AT	Autriche	FR	France	LU	Luxembourg	SN	Sénégal
AU	Australie	GA	Gabon	LV	Lettonie	SZ	Swaziland
AZ	Azerbaïjan	GB	Royaume-Uni	MC	Monaco	TD	Tchad
BA	Bosnie-Herzégovine	GE	Géorgie	MD	République de Moldova	TG	Togo
BB	Barbade	GH	Ghana	MG	Madagascar	TJ	Tadjikistan
BE	Belgique	GN	Guinée	MK	Ex-République yougoslave de Macédoine	TM	Turkménistan
BF	Burkina Faso	GR	Grèce	ML	Mali	TR	Turquie
BG	Bulgarie	HU	Hongrie	MN	Mongolie	TT	Trinité-et-Tobago
BJ	Bénin	IE	Irlande	MR	Mauritanie	UA	Ukraine
BR	Brésil	IL	Israël	MW	Malawi	UG	Ouganda
BY	Bélarus	IS	Islande	MX	Mexique	US	Etats-Unis d'Amérique
CA	Canada	IT	Italie	NE	Niger	UZ	Ouzbékistan
CF	République centrafricaine	JP	Japon	NL	Pays-Bas	VN	Viet Nam
CG	Congo	KE	Kenya	NO	Norvège	YU	Yougoslavie
CH	Suisse	KG	Kirghizistan	NZ	Nouvelle-Zélande	ZW	Zimbabwe
CI	Côte d'Ivoire	KP	République populaire démocratique de Corée	PL	Pologne		
CM	Cameroun	KR	République de Corée	PT	Portugal		
CN	Chine	KZ	Kazakhstan	RO	Roumanie		
CU	Cuba	LC	Sainte-Lucie	RU	Fédération de Russie		
CZ	République tchèque	LI	Liechtenstein	SD	Soudan		
DE	Allemagne	LK	Sri Lanka	SE	Suède		
DK	Danemark	LR	Libéria	SG	Singapour		
EE	Estonie						

**FILTRE NUMERIQUE A ARCHITECTURE PARALLELE
ET RECEPTEUR DE SIGNAUX A ETALEMENT DE SPECTRE
UTILISANT UN TEL FILTRE**

5

DESCRIPTION

Domaine technique

La présente invention a pour objet un filtre numérique à architecture parallèle et un récepteur de signaux à étalement de spectre utilisant un tel filtre.

Le filtre de l'invention peut être utilisé dans toute technique où le débit d'information est élevé, mais il est particulièrement adapté aux transmissions numériques à étalement de spectre par séquence directe où il peut servir de filtre adapté. L'invention trouve donc une application particulière dans les réseaux locaux sans fil (WLAN), dans les boucles locales d'abonnés sans fil (WLL), en téléphonie mobile, en domotique et télécollecte, en communication dans les transports, en télévision câblée et en service multimédia sur les réseaux câblés, etc...

Etat de la technique antérieure

La technique d'étalement de spectre consiste à moduler un symbole numérique à transmettre par une séquence pseudo-aléatoire connue de l'utilisateur. Chaque séquence est composée de N éléments appelés "chips", dont la durée est le $N^{\text{ième}}$ de la durée d'un symbole. Il en résulte un signal dont le spectre s'étale sur une plage N fois plus large que celle du signal original. A la réception, la démodulation consiste à corréler le signal reçu avec la séquence

utilisée à l'émission pour retrouver le symbole de départ.

Les avantages de cette technique sont nombreux :

- discréption, puisque la puissance du signal émis étant constante et répartie dans une bande N fois plus large, sa densité spectrale de puissance est réduite d'un facteur N ;
- immunité vis-à-vis des émissions à bande étroite volontaires ou parasites, l'opération de corrélation réalisée au niveau du récepteur conduisant à l'étalement spectral de ces émissions ;
- difficulté d'interception (pour les rapports signal à bruits usuels), puisque la démodulation requiert la connaissance de la séquence utilisée à l'émission ;
- résistance aux trajets multiples qui, sous certaines conditions, provoquent des évanouissements sélectifs en fréquence et donc n'affectent que partiellement le signal émis ;
- possibilité d'un accès multiple à répartition par les codes (AMRC) ou CDMA en anglais pour "Code Division Multiple Access" : plusieurs liaisons à étalement de spectre par séquence directe peuvent partager la même bande de fréquence en utilisant des codes d'étalement orthogonaux.

On peut trouver une description de cette technique dans deux ouvrages généraux :

- Andrew J. VITERBI : "CDMA-Principles of Spread Spectrum Communication", Addison-Wesley Wireless Communications Series, 1975,
- John G. PROAKIS : "Digital Communications", McGraw-Hill International Editions, 3ème édition, 1995.

La figure 1 annexée illustre la structure générale d'un récepteur de signaux à étalement de spectre par séquence directe. A titre d'exemple, on suppose que la modulation effectuée à l'émission est une modulation différentielle de phase. Le récepteur de la figure 1 comporte deux voies en parallèle, repérées par des indices I et Q, pour le traitement d'un signal en phase avec la porteuse et d'un signal en quadrature de phase avec celle-ci. Le récepteur comprend ainsi deux entrées E(I), E(Q), deux convertisseurs analogique-numérique CAN(I), CAN(Q), deux filtres adaptés F(I), F(Q) délivrant deux signaux S(I), S(Q), un circuit DD de démodulation différentielle délivrant deux signaux traditionnellement notés "DOT" et "CROSS" (qui sont des sommes ou des différences de produits d'échantillons), un circuit Inf/H, restituant un signal d'information S_{inf} et un signal d'horloge SH, et enfin un circuit de décision D dont la sortie S restitue les données d.

Chaque filtre adapté F(I), F(Q) réalise une opération de corrélation entre le signal reçu et la séquence pseudo-aléatoire utilisée à l'émission. Cette opération consiste à mémoriser un certain nombre d'échantillons successifs et à effectuer une somme pondérée à l'aide

de coefficients de pondération qui sont les coefficients du filtre numérique. Dans le cas particulier de l'étalement de spectre à séquence directe, utilisant des séquences binaires, ces 5 coefficients sont égaux à +1 et à -1, selon le signe des chips formant la séquence pseudo-aléatoire.

Les convertisseurs analogique-numérique CAN(I) et CAN(Q) fonctionnent à la fréquence $F_r = n_e F_c$ où F_c est la fréquence des chips ($F_c = 1/T_c$), n_e est le nombre 10 d'échantillons pris dans une période chip (T_c) et N le nombre de chips dans chaque séquence. Le nombre d'échantillons mémorisés est égal à $n_e N$. Pour simplifier l'exposé on supposera que l'on prend un échantillon par chip. Le nombre d'échantillons pris en compte et de 15 coefficients est donc égal à N .

L'opération de corrélation consiste à multiplier les échantillons retenus, notés I_{k-j} , où k est un indice temporel et j un décalage par rapport à cet indice, avec autant de coefficients notés C_{N-1-j} et à faire la somme 20 de ces produits soit :

$$C_{N-1}I_k + C_{N-2}I_{k-1} + \dots + C_0I_{k-(N-1)}$$

que l'on peut écrire :

$$S_k = \sum_{j=0}^{N-1} C_{N-1-j}I_{k-j}.$$

Cette somme pondérée est obtenue à chaque période 25 d'échantillonnage et dépend donc de l'indice k . Le signal S_k représente le signal de corrélation recherché. En général, il présente un pic très marqué lorsque tous les échantillons pris en compte correspondent aux chips de la séquence pseudo-aléatoire utilisée à l'émission.

La figure 2 montre un circuit, appelé filtre adapté, apte à produire le signal S_k . L'exemple illustré correspond au cas simple où $N=4$. Tel que représenté ce circuit comprend une entrée E reliée à un convertisseur analogique-numérique CAN, un registre à décalage formé de quatre bascules B_0, B_1, B_2, B_3 , quatre multiplieurs M_0, M_1, M_2, M_3 recevant, d'une part, les quatre échantillons $I_k, I_{k-1}, I_{k-2}, I_{k-3}$, mémorisés dans les bascules et les quatre coefficients C_3, C_2, C_1, C_0 que l'on connaît par hypothèse.

10 Ce filtre comprend en outre un additionneur ADD qui forme la somme des produits partiels délivrés par les multiplieurs. La sortie générale S délivre le signal désiré S_k .

Si l'on prend n_e échantillons au lieu d'un seul par période chip, les considérations précédentes restent valables, si ce n'est que le nombre total d'échantillons à prendre en compte devient $n_e N$ au lieu de N . Le nombre de coefficients doit, lui aussi, être égal à $n_e N$, mais avec n_e répétitions pour les échantillons situés dans une même période chip (T_c). Par exemple, pour une séquence pseudo-aléatoire de 31 chips, et pour deux échantillons par chip, on aura $2 \times 31 = 62$ échantillons à prendre en compte avec 62 coefficients formés de 31 paires de coefficients égaux : $C_{61}=C_{60}, C_{59}=C_{58}, \dots, C_1=C_0$. Mais l'on formera toujours une somme pondérée, en l'occurrence :

$$S_k = C_{61}I_k + C_{60}I_{k-1} + \dots + C_1I_{k-60} + C_0I_{k-61}$$

Le schéma de la figure 3 illustre les instants d'échantillonnage dans le cas de deux échantillons par période chip. Ces instants sont marqués par des croix

réparties sur un axe temporel. Ils sont séparés par une période de travail T_t égale à $1/n_e F_c$. La période T_b est égale à N fois T_c et représente la durée d'un bit de données (dans le cas illustré $N=4$). Plusieurs bits 5 peuvent constituer un symbole, selon les modulations choisies.

Dans une telle technique, la vitesse de traitement est directement liée au produit $D \times N \times n_e$ où D est le 10 débit en données transmises. Cette quantité est une fréquence, appelée fréquence de fonctionnement (ou fréquence de travail). Plus la longueur N de la 15 séquence pseudo-aléatoire est grande, meilleurs sont le gain de traitement, la résistance aux perturbateurs, la discrétion de la liaison et la robustesse de cette dernière face à une éventuelle interception. Pour tirer parti au mieux de ces avantages, la modulation à étalement de spectre par séquence directe doit utiliser 20 des longueurs de séquences de quelques dizaines de chips au minimum.

De plus, le comportement d'un système à étalement de spectre par séquence directe, dans un environnement multi-trajets, dépend de sa résolution temporelle, laquelle est égale, au mieux, à la durée T_c d'un chip. 25 Plus la résolution temporelle est élevée plus T_c est petite, plus il sera possible de séparer des trajets de propagation et ainsi d'augmenter l'ordre de diversité. Il est donc intéressant de disposer d'une fréquence chip élevée.

30 La tendance actuelle étant, en outre, d'augmenter le débit des données, on comprend que la fréquence de fonctionnement des moyens de traitement va toujours

croissant. Mais cette croissance trouve sa limite dans la technologie des composants employés. Dans l'état actuel de la technique, on doit donc adopter certains compromis entre les performances souhaitées (grande vitesse de traitement) et les possibilités des circuits. Ces compromis varient selon les constructeurs :

- chez HARRIS, le composant HFA3824, fonctionne aux environs de 44 MHz avec des séquences de 11 à 16 chips et avec deux échantillons par chip. Ainsi, HARRIS obtient jusqu'à 4 Mbits/s avec une séquence de 11 chips et une modulation QPSK ("Quaternary Phase Shift Keying" utilisant 2 bits par symbole). Le nouveau composant HFA3860 permet d'atteindre 11 Mbits/s par le biais d'une modulation plus complexe (8 bits par symbole) et des séquences de longueur 8 seulement (sa fréquence de travail reste de 44 MHz).
- chez STANFORD TELECOM, le composant STEL2000A travaille sensiblement à la même vitesse (45 MHz). Il permet des liaisons jusqu'à 2 Mbits/s avec des séquences de 11 chips et deux échantillons par chip.
- chez SIRIUS COMMUNICATION, le composant SC2001 fonctionne à 47 MHz et traite jusqu'à huit échantillons par chip et utilise des séquences de 1 à 1023 chips de long. Le débit binaire maximum atteint avec une séquence de longueur minimale est de 11,75 Mbits/s.
- Le présent Demandeur a développé lui-même un circuit de traitement travaillant à une vitesse

de 65 MHz. Il traite jusqu'à 16 échantillons par chip pour des séquences de longueur minimale et autorise l'utilisation de séquences de 4 à 64 chips de long. Le débit binaire maximum atteint 32,5 Mbits/s pour des séquences de longueur 4, avec un échantillon par chip.

5 Cet exposé de l'état de la technique montre que, pour atteindre des débits binaires supérieurs à 10 Mbits/s, l'homme de l'art propose deux solutions : 10 soit d'utiliser une modulation plus complexe, qui augmente le nombre de bits par symbole, tout en traitant des longueurs de séquences relativement courtes (solution HARRIS avec des séquences de longueur 8), soit réduire la longueur de la séquence pour avoir 15 un débit compatible avec la fréquence maximum de travail imposée par la technologie (65 MHz pour le présent Demandeur).

20 La présente invention permet d'aller au-delà de ces compromis grâce à l'utilisation d'un filtre à architecture parallèle. Elle permet ainsi d'exploiter au mieux les avantages de l'étalement de spectre grâce à l'utilisation de séquences pseudo-aléatoires longues, tout en autorisant des débits élevés.

25

Des filtres à architecture parallèle sont déjà connus. Par exemple, le document DE-A-196 27 305 décrit un filtre à plusieurs voies travaillant avec une pluralité de coefficients, ces coefficients étant 30 exploités par permutation circulaire.

Un tel filtre n'est pas adapté à l'étalement de spectre à séquences longues. La présente invention propose au contraire un filtre dont la structure permet

une sommation pondérée particulière, adaptée à cette technique.

Exposé de l'invention

5 Le filtre de l'invention comprend plusieurs voies et, dans chaque voie, plusieurs étages et il est structuré pour produire des signaux intermédiaires qui sont des sommes pondérées particulières des signaux d'entrée et pour produire des signaux sommes de ces 10 signaux intermédiaires afin d'obtenir les signaux filtrés recherchés.

De façon plus précise, la présente invention a pour un objet un filtre numérique à architecture parallèle recevant p signaux d'entrée $(I_0, \dots, I_i, \dots, I_{p-1})$ et délivrant p signaux de sortie $(S_0, \dots, S_i, \dots, S_{p-1})$ qui sont des sommes des signaux d'entrée pondérés par M coefficients $(C_0, C_1, \dots, C_{M-1})$, ce filtre comprenant p voies en parallèle $(V_0, \dots, V_i, \dots, V_{p-1})$ recevant les p signaux d'entrée $(I_0, \dots, I_i, \dots, I_{p-1})$, caractérisé en ce qu'il comprend 15 $r+1$ étages $(E_0, \dots, E_j, \dots, E_r)$, où r est la partie entière du rapport $(M+p-2)/p$, l'étage de rang j délivrant p signaux intermédiaires $(R_0^j, \dots, R_i^j, \dots, R_{p-1}^j)$ qui sont des 20 sommes pondérées des signaux d'entrée définies par :

$$25 \quad R_i^j = \sum_{q=0}^{p-1} (C_{M-1-q+i-jp}) I_{q+jp},$$

le filtre comprenant en outre des moyens de sommation (Σ) recevant lesdits signaux intermédiaires (R_i^j) et délivrant p sommes définies par :

$$S_i = \sum_{j=0}^r R_i^j,$$

ces p sommes constituant les p signaux de sortie ($S_0, \dots, S_i, \dots, S_{p-1}$).

5 Comme le filtre comprend p voies travaillant à une fréquence réduite d'un facteur p par rapport à la fréquence de l'ensemble à technologie donnée, à fréquence de fonctionnement donnée et à longueur de séquence fixée, le débit des données traitées par l'ensemble du filtre de l'invention est multiplié par
10 p.

Dans un mode de réalisation, le nombre p de voies est égal à 2. Le filtre comprend alors une première voie avec des premiers moyens de mémorisation des échantillons de rang pair et une deuxième voie avec des
15 seconds moyens de mémorisation des échantillons de rang impair, chaque voie comprenant en outre respectivement des premiers et des seconds moyens pour calculer respectivement des sommes pondérées respectivement paire et impaire.

20 La présente invention a également pour objet un récepteur de signaux à étalement de spectre par séquence directe comprenant :

- au moins un convertisseur analogique-numérique recevant un signal à étalement de spectre et délivrant des échantillons numériques de ce signal,
- au moins un filtre numérique ayant des coefficients adaptés à la séquence d'étalement de spectre, ce filtre recevant les échantillons délivrés par le convertisseur numérique-analogique et délivrant un signal filtré,

– des moyens de traitement du signal filtré aptes à restituer des données transmises, ce récepteur étant caractérisé en ce que le filtre numérique est le filtre défini plus haut.

5

Brève description des dessins

- la figure 1, déjà décrite, montre un récepteur connu pour signaux à étalement de spectre ;
- la figure 2, déjà décrite, montre un filtre numérique connu ;
- la figure 3, déjà décrite, est un diagramme temporel montrant les instants d'échantillonnage dans un filtre connu ;
- les figures 4A, 4B, 4C illustrent un filtre numérique simplifié à architecture parallèle selon l'invention ;
- la figure 5 illustre des moyens pour séparer les échantillons pairs et impairs ;
- la figure 6 est un diagramme temporel montrant les instants d'échantillonnage et illustrant la réduction de fréquence de travail liée à l'architecture parallèle ;
- la figure 7 montre des moyens de sortie du filtre destinés à composer un signal filtré unique ;
- la figure 8 illustre la chronologie des signaux de sortie et leur entrelacement pour former le signal filtré unique ;
- la figure 9 illustre un mode particulier de réalisation du filtre à l'aide de bascules à sorties complémentaires et de multiplexeurs ;

10

15

20

25

30

- la figure 10 montre, schématiquement, un récepteur à deux voies (I,Q) utilisant un filtre à architecture parallèle selon l'invention dans chaque voie ;
- 5 - la figure 11 montre les deux paires de signaux délivrés par les filtres des deux voies ;
- la figure 12 montre l'architecture du filtre dans le cas général de p voies ;
- la figure 13 montre la structure d'un des 10 étages ;
- la figure 14 illustre un mode particulier de réalisation des moyens pour sommer les signaux intermédiaires ;
- la figure 15 illustre un cas particulier du 15 filtre pour $p=2$ et $M=7$.

Description détaillée de modes particuliers de réalisation

Dans la description qui suit, on commencera par 20 supposer que le nombre p de voies est égal à 2. On généralisera ensuite au cas où p est quelconque.

Pour illustrer le principe du filtre de l'invention, on considérera encore le cas très simple de séquences pseudo-aléatoires comprenant quatre chips 25 avec un seul échantillon par chip, comme pour l'exposé de l'état de la technique. Il va sans dire que, dans la pratique, la séquence comprendra beaucoup plus de chips et que plusieurs échantillons pourront être pris dans une période chip.

30

Les figures 4A et 4B représentent deux circuits fictifs correspondants à des situations paire et

impaire et la figure 4C le circuit réel obtenu par fusion de ces deux circuits fictifs. Sur toutes ces figures, les premiers moyens de mémorisation comprennent un premier registre R^p à deux bascules B_0^p, B_1^p aptes à mémoriser deux échantillons pairs, respectivement I_{k-1}^p, I_k^p et les seconds moyens de mémorisation comprennent un second registre R^i à deux bascules B_0^i, B_1^i aptes à mémoriser deux échantillons impairs, respectivement I_{k-1}^i, I_k^i . Ces deux registres sont alimentés par des échantillons respectivement pairs I^p et impairs I^i obtenus par des moyens qui seront décrits ultérieurement en liaison avec la figure 5. Le filtre représenté comprend également des multiplicateurs pairs $M_0^p, M_1^p, M_2^p, M_3^p$ et des multiplicateurs impairs $M_0^i, M_1^i, M_2^i, M_3^i$ et deux additionneurs pair et impair ADD^p, ADD^i .

Lorsque, dans les quatre échantillons pris en compte, l'échantillon le plus ancien est impair (à savoir I_{k-1}^i) le filtre doit être apte à former la somme pondérée S_k^i suivante :

$$20 \quad S_k^i = C_3 I_k^p + C_2 I_k^i + C_1 I_{k-1}^p + C_0 I_{k-1}^i \quad (1)$$

soit :

$$S_k^i = \sum_{j=0}^1 [C_{3-2j} I_{k-j}^p + C_{2-2j} I_{k-j-1}^i] \quad (2)$$

A l'instant d'échantillonnage suivant, l'échantillon le plus ancien devient pair et la somme pondérée à calculer devient S_k^p :

$$S_k^p = C_3 I_k^i + C_2 I_k^p + C_1 I_{k-1}^i + C_0 I_{k-1}^p \quad (3)$$

soit :

$$S_k^p = \sum_{j=0}^1 [C_{3-2j} I_{k-j}^i + C_{2-2j} I_{k-j}^p] \quad (4)$$

Il faut donc que les registres, pair et impair, soient combinés à deux jeux différents de multiplicateurs et d'additionneurs pour que les sommes pondérées S_k^i et 5 S_k^p puissent être calculées alternativement. La figure 4A montre les moyens aptes à calculer la première somme pondérée S_k^i . Les échantillons pairs sont pondérés par les coefficients C_3 et C_1 tandis que les échantillons impairs sont pondérés par les coefficients C_2 et C_0 . Sur 10 la figure 4B, les échantillons pairs sont multipliés, cette fois, par les coefficients C_2 et C_0 tandis que les échantillons impairs sont multipliés par C_3 et C_1 et 15 l'on obtient la seconde somme pondérée S_k^p .

Le filtre complet doit donc se présenter comme 15 illustré sur la figure 4C, avec quatre multiplicateurs pairs $M_3^p, M_2^p, M_1^p, M_0^p$ reliés au registre pair R^p et quatre multiplicateurs impairs $M_3^i, M_2^i, M_1^i, M_0^i$ reliés au registre impair R^i . Deux additionneurs ADD^i, ADD^p reliés chacun à 20 quatre multiplicateurs alternativement pairs et impairs complètent le registre. Ces deux additionneurs délivrent les signaux de corrélation S_k^i et S_k^p .

Pour former les deux flux d'échantillons pairs et 25 impairs alimentant respectivement les registres pair et impair, on peut utiliser les moyens représentés sur la figure 5. Il s'agit de deux convertisseurs analogique-numérique, respectivement pair CAN^p et impair CAN^i , recevant un même signal I . Ces convertisseurs sont commandés par deux signaux issus d'une horloge H

travaillant à la fréquence de travail F_t égale à $n_e F_c/2$, l'un étant décalé par rapport à l'autre d'une demi-période, soit $\tau = T_t/2 = 1/n_e F_c$.

Le diagramme de la figure 6 montre les instants 5 d'échantillonnage t_e^p et t_e^i pour le convertisseur pair CAN^p et pour le convertisseur impair CANⁱ. Deux séries d'échantillons sont ainsi obtenues, avec des échantillons espacés de la période de travail $T_t = 2/n_e F_c$, ces deux séries étant décalées l'une de l'autre, de la 10 quantité $T_t/2$. Globalement, on a donc toujours un échantillonnage à la fréquence $n_0 F_c$, mais au niveau des composants utilisés dans chaque voie, on travaille à la fréquence moitié. La comparaison avec la figure 3 déjà 15 décrite fait immédiatement apparaître que le recours à l'architecture parallèle divise par 2 la fréquence de travail des composants.

La comparaison entre la figure 4C et la figure 2 montre également que le filtre de l'invention possède le même nombre de bascules qu'un filtre de l'art 20 antérieur, mais deux fois plus de multiplicateurs et deux additionneurs au lieu d'un seul. Cette augmentation du nombre de composants est largement compensée par l'augmentation du débit de données, autrement dit de la diminution de la fréquence de travail (facteur 2).

25

Reste, éventuellement, à combiner les deux signaux obtenus en sortie des additionneurs ADDⁱ et ADD^p. La figure 7 montre qu'il suffit pour cela d'un duplexeur DPX prenant alternativement l'une des sommes S_k^i puis 30 l'autre S_k^p pour obtenir un signal filtré unique S_k .

Le diagramme de la figure 8 montre la chronologie des premières sommes pondérées S_k^i et secondes sommes pondérées S_k^p et la somme combinée S_k . A chaque demi-période $T_r/2=1/n_e F_c$, on obtient la valeur de la somme pondérée comme pour un filtre séquentiel qui travaillerait à la fréquence $n_e F_c$.

Naturellement, le cas $N=4$ et $n_e=1$ n'est guère réaliste et ne sert qu'à exposer l'invention. Dans la pratique, chaque registre possédera $Nx n_e/2$ bascules et il existera $2xNx n_e$ multiplicateurs et Nn_e coefficients de pondération (N groupes de n_e). On peut donner l'expression générale des sommes à calculer en posant $M=Nx n_e$. Les sommes pondérées S_k^p et S_k^i sont légèrement différentes selon que M est pair ou impair :

1) M impair

Le filtre calcule les deux quantités suivantes :

$$S_k^p = \sum_{j=0}^{(M-1)/2} [C_{M-1-2j} \cdot I_{k-j}^i + C_{M-2-2j} \cdot I_{k-j}^p] \quad (5)$$

$$S_k^i = \sum_{j=0}^{(M-1)/2} [C_{M-1-2j} \cdot I_{k-j}^p + C_{M-2-2j} \cdot I_{k-j-1}^i] \quad (6)$$

20 2) M pair :

Le filtre calcule les deux quantités suivantes :

$$S_k^p = \sum_{j=0}^{(M-2)/2} [C_{M-1-2j} \cdot I_{k-j}^i + C_{M-2-2j} \cdot I_{k-j}^p] \quad (7)$$

$$S_k^i = \sum_{j=0}^{(M-2)/2} [C_{M-1-2j} \cdot I_{k-j}^p + C_{M-2-2j} \cdot I_{k-j-1}^i] \quad (8)$$

En prenant $M=4$, $N=4$ et $n_e=1$, on retrouve l'exemple 25 des figures 4A pour S_k^i et 4B pour S_k^p et les relations (2) et (4).

Dans le mode de réalisation de la figure 4C, les multiplieurs sont représentés par des moyens recevant, d'une part, l'échantillon et, d'autre part, le 5 coefficient multiplicatif. Dans l'application à l'étalement de spectre et des séquences d'étalement binaires les coefficients du filtre ne sont pas quelconques mais reflètent le signe des chips constituant la séquence pseudo-aléatoire. Ces 10 coefficients sont donc égaux à +1 ou à -1. Les multiplieurs peuvent alors prendre une forme particulière puisqu'il s'agit simplement de multiplier chaque échantillon par +1 ou par -1. On peut alors faire usage de bascules et de multiplieurs d'un type 15 particulier comme illustré sur la figure 9. On voit que chaque registre à décalage comprend des cellules B^p ou B^i avec une entrée D et une sortie directe Q, l'entrée D étant reliée à la sortie directe Q de la bascule qui précède et la sortie directe Q étant reliée à l'entrée 20 D de la bascule qui suit. Chaque bascule comprenant en outre une sortie complémentée \bar{Q} . Des multiplexeurs MPX^p, MPXⁱ ont deux entrées reliées respectivement aux sorties directe Q et complémentée \bar{Q} des bascules correspondantes, et une entrée de commande recevant un 25 signal de commande positif ou négatif. Les sorties des multiplexeurs sont connectées aux additionneurs ADD^p et ADDⁱ.

Le schéma de la figure 9 correspond au cas où le nombre M est impair. Il y a donc une bascule de plus 30 dans la voie impaire que dans la voie paire. Les M coefficients sont notés $C_{M-1}, C_{M-2}, \dots, C_1, C_0$. Si le nombre n_e

d'échantillons par chip était différent de l'unité, ces coefficients seraient égaux par paquets de n_e .

Sur la figure 9, les voies sont représentées 5 horizontalement. On peut distinguer, verticalement, des étages englobant les dispositifs à retard. Avec deux signaux d'entrée (pairs et impairs) donc $p=2$ et en prenant $M=4$ par exemple, on a trois étages, plus un dernier dispositif à retard. Ces considérations seront 10 généralisées par la suite.

Le filtre qui vient d'être décrit peut être utilisé avantageusement dans les récepteurs de signaux à étalement de spectre et, en particulier, dans les 15 récepteurs à deux voies, l'une pour le traitement du signal en phase avec la porteuse et l'autre pour le traitement du signal en quadrature de phase avec ladite porteuse. Ce mode de réalisation correspond aux modulations différentielles de phase (à deux états de 20 phase ou plus). La figure 10 montre ainsi, schématiquement, un tel récepteur. Tel que représenté, il comprend :

- dans la voie I, deux convertisseurs analogique-numérique $CAN(I)^p$, $CAN(I)^i$ commandés à la 25 fréquence $n_e F_c/2$ et décalés de $\tau=1/n_e F_c$ comme décrit à propos de la figure 5, et un filtre numérique $F(I)$ à architecture parallèle tel que décrit plus haut ;
- dans la voie Q, les moyens sont similaires, à 30 savoir deux convertisseurs analogique-numérique $CAN(Q)^p$, $CAN(Q)^i$, un filtre numérique à

architecture parallèle $F(Q)$ délivrant les signaux de filtrage pair $S(Q)_k^p$ et impair $S(Q)_k^i$.

Dans la variante illustrée, on utilise directement les signaux de filtrage pair $S(I)_k^p$ et impair $S(I)_k^i$ 5 délivrés par les deux additionneurs pair et impair du filtre, sans recombiner ces signaux en un signal unique. La figure 11 permet de préciser cette question :

- 10 - dans la voie I, le filtre $F(I)$ comprend deux additionneurs $ADD(I)^i$ et $ADD(I)^p$ délivrant les sommes pondérées $S(I)_k^i$ et $S(I)_k^p$;
- dans la voie Q, le filtre $F(Q)$ comprend deux additionneurs $ADD(Q)^i$ et $ADD(Q)^p$ délivrant les sommes pondérées $S(Q)_k^i$ et $S(Q)_k^p$.

15 Revenant à la figure 10, le récepteur comprend encore deux circuits de démodulation différentielle $DD(I)$, $DD(Q)$, le premier recevant les premières sommes pondérées (paires), soit $S(I)_k^p$ et $S(Q)_k^p$ et le second les secondes sommes pondérées (impaires), soit $S(I)_k^i$ et $S(Q)_k^i$. Chacun de ces circuits délivre des signaux DOT 20 et CROSS, à savoir des premiers signaux DOT^p et $CROSS^p$ pour le premier et des seconds signaux DOT^i et $CROSS^i$ pour le second. On rappelle qu'un signal DOT est égal à $I_k I_{k-1} + Q_k Q_{k-1}$ et un signal CROSS à $Q_k I_{k-1} - I_k Q_{k-1}$ si I_k et Q_k désignent les signaux de rang k issus des voies I et Q. 25

Le récepteur comprend encore un circuit Inf/H qui reçoit les divers signaux DOT et CROSS et délivre des premiers et seconds signaux d'information S_{inf}^p et S_{inf}^i , un

signal de parité Sp/i et un signal d'horloge SH déterminé à partir des pics de corrélation.

Le récepteur comprend enfin un circuit de décision qui reçoit les premiers et seconds signaux d'information S_{inf}^p , S_{inf}^i , le signal de parité Sp/i , qui permet de les distinguer et le signal d'horloge SH qui permet de restituer l'information. Ces derniers circuits sont semblables à ceux des récepteurs classiques si ce n'est qu'ils distinguent les pics des premiers et seconds signaux DOT et CROSS, grâce au signal de parité Sp/i .

Les figures 12, 13 et 14 généralisent la description qui vient d'être faite au cas de p voies en parallèle, p étant quelconque.

La figure 12 illustre tout d'abord la structure générale du filtre avec p voies en parallèle $V_0, \dots, V_i, \dots, V_{p-1}$ (on notera que ces voies sont représentées verticalement à la différence des figures 4A, 4B, 4C pour des raisons de commodité), et $r+1$ étages, le nombre r étant la partie entière de la quantité $(M+p-2)/p$. Par exemple si $M=4$ et $p=2$, on a $r=2$, donc trois étages, comme c'était le cas pour la figure 9 déjà décrite.

Les p signaux d'entrée $I_0, \dots, I_i, \dots, I_{p-1}$ sont appliqués aux p voies. Ces signaux sont retardés chacun de $1/F_i$ où F_i est la fréquence travail. Les étages délivrent des signaux intermédiaires notés R avec un indice bas i repérant le numéro de la voie (de 0 à $p-1$) et un indice haut j repérant le rang de l'étage (de 0 à r). Ainsi,

l'étage E_j délivre p signaux intermédiaires R_i^j , i allant de 0 à $p-1$, selon la relation :

$$R_i^j = \sum_{q=0}^{p-1} (C_{M-1-q+i-jp}) I_{q+jp}.$$

5

Le coefficient de pondération, que l'on peut noter C_x où x est l'indice, doit être pris égal à zéro si $x < 0$ ou si $x \geq M$. Autrement dit, les coefficients vont de C_0 à C_{M-1} .

10 Le filtre comprend en outre des moyens de sommation Σ recevant les signaux intermédiaires R_i^j et délivrant p sommes définies par :

$$S_i = \sum_{j=0}^r R_i^j,$$

15 ces p sommes constituant p signaux de sortie $S_0, \dots, S_i, \dots, S_{p-1}$ pour le filtre (avec seulement deux voies, on obtient deux signaux de sortie, appelés dans la première partie de la description, signaux pairs et impairs).

20 La figure 13 montre un mode de réalisation de l'étage de rang j . Sur cette figure, les p carrés notés D sont des circuits à retard et les lettres C indiquées sont des coefficients par lesquels on pondère les signaux. Pour simplifier la figure, les multiplicateurs ne 25 sont pas représentés expressément ce qui signifie que le signal véhiculé par une connexion est pondéré par le coefficient marqué au-dessus de cette connexion.

On voit ainsi que les p signaux délivrés par les p circuits à retard sont d'abord multipliés par les

coefficients $C_{M-1-jp}, \dots, C_{M-1-(p-1)-jp}$ et que les p signaux ainsi pondérés sont additionnés dans un additionneur A_0^j pour obtenir un premier signal intermédiaire R_0^j :

$$R_0^j = \sum_{q=0}^{p-1} (C_{M-1-q-jp}) I_{q+jp} .$$

5 La formation de ces signaux intermédiaires se reproduit ainsi avec les coefficients $C_{M+jp}, \dots, C_{M+(p-1)-jp}$ et l'additionneur A_1^j , avec les coefficients $C_{M-1+i-jp}, \dots, C_{M-1-(p-1)-jp}$ et l'additionneur A_1^j , etc..., les coefficients $C_{M-1-p-1-jp}, \dots, C_{M-1-(p-1)+(p-1)-jp}$ et l'additionneur A_{p1}^j .

10 La figure 14, enfin, illustre un mode de réalisation d'une partie des moyens de sommation Σ . S'agissant d'obtenir le signal de sortie S_i défini par :

15

$$S_i = \sum_{j=0}^r R_i^j ,$$

on additionne tous les signaux intermédiaires ayant même indice i , à l'aide de r additionneurs $A_i^0, A_i^1, \dots, A_i^j, \dots, A_i^{r-1}$ connectés en série et recevant respectivement les signaux intermédiaires $R_i^0, R_i^1, \dots, R_i^j, \dots, R_i^r$.

20 Pour illustrer le passage du cas général à certains cas particuliers on peut prendre par exemple le cas où p est égal à 2. La valeur des signaux intermédiaires est alors :

25

$$R_i^j = \sum_{q=0}^1 (C_{M-1-q+i-2j}) I_{q+2j}$$

Par ailleurs, en prenant $M=7$ la valeur des signaux intermédiaires devient :

$$R_i^j = \sum_{q=0}^1 (C_{6-q+i-2j}) I_{q+2j}$$

soit

$$R_i^j = (C_{6+i-2j}) I_{2j} + (C_{5+i-2j}) I_{1+2j}.$$

5 Le nombre r est égal à la partie entière de $(M+p-2)/2$ soit 3. Il y a donc 4 étages.

L'indice i prend deux valeurs 0 et 1 et les signaux intermédiaires prennent les expressions :

$$R_0^j = (C_{6-2j}) I_{2j} + (C_{5-2j}) I_{1+2j}$$

$$10 R_1^j = (C_{7-2j}) I_{2j} + (C_{6-2j}) I_{1+2j}.$$

Les signaux de sortie ont donc pour valeur :

$$S_0 = \sum_{j=0}^3 R_0^j = R_0^0 + R_0^1 + R_0^2 + R_0^3$$

$$S_1 = \sum_{j=0}^3 R_1^j = R_1^0 + R_1^1 + R_1^2 + R_1^3.$$

15 Soit respectivement :

$$\begin{aligned} S_0 = & C_6 I_0 + C_5 I_1 \\ & + C_4 I_2 + C_3 I_3 \\ & + C_2 I_4 + C_1 I_5 \\ & + C_0 I_6 + 0 \cdot I_7 \end{aligned}$$

20

et

$$\begin{aligned} S_1 = & 0 \cdot I_0 + C_6 I_1 \\ & + C_5 I_2 + C_4 I_3 \\ & + C_3 I_4 + C_2 I_5 \\ & + C_1 I_6 + C_0 I_7 \end{aligned}$$

25

La figure 15 illustre le filtre correspondant avec ses deux voies ($q=0, q=1$) ses quatre étages ($j=0$ à $j=3$)

(l'étage $j=4$ est forcé à zéro), ses deux signaux d'entrée I_0 , I_1 , ses deux signaux de sortie S_0 , S_1 et ses sept coefficients C_0 , C_1 , ..., C_6 (les coefficients d'indice égal à 7 et au-delà ou négatif sont nuls).

REVENDICATIONS

1. Filtre numérique à architecture parallèle recevant p signaux d'entrée ($I_0, \dots, I_i, \dots, I_{p-1}$) et délivrant p signaux de sortie ($S_0, \dots, S_i, \dots, S_{p-1}$) qui sont des sommes des signaux d'entrée pondérés par M coefficients (C_0, C_1, \dots, C_{M-1}) , ce filtre comprenant p voies en parallèle ($V_0, \dots, V_i, \dots, V_{p-1}$) recevant les p signaux d'entrée ($I_0, \dots, I_i, \dots, I_{p-1}$) , caractérisé en ce qu'il comprend $r+1$ étages ($E_0, \dots, E_j, \dots, E_r$) , où r est la partie entière du rapport $(M+p-2)/2$, l'étage de rang j délivrant p signaux intermédiaires ($R_0^j, \dots, R_i^j, \dots, R_{p-1}^j$) qui sont des sommes pondérées des signaux d'entrée définies par :

$$15 \quad R_i^j = \sum_{q=0}^{p-1} (C_{M-1-q+i-jp}) I_{q+jp} ,$$

le filtre comprenant en outre des moyens de sommation (Σ) recevant lesdits signaux intermédiaires (R_i^j) et délivrant p sommes définies par :

20

$$S_i = \sum_{j=0}^r R_i^j ,$$

ces p sommes constituant les p signaux de sortie ($S_0, \dots, S_i, \dots, S_{p-1}$) .

25 2. Filtre numérique selon la revendication 1, dans lequel le nombre p de voies est égal à 2, le filtre comprenant alors une première voie avec des premiers moyens (R^p) de mémorisation des échantillons de rang

pair ($I_k^p, I_{k-1}^{pi}, \dots$) et une deuxième voie avec des seconds moyens (R^i) de mémorisation des échantillons de rang impair (I_k^i, I_{k-1}^i, \dots), chaque voie comprenant en outre respectivement des premiers ($M_0^p, M_1^p, \dots, ADD^p$) et des 5 seconds ($M_0^i, M_1^i, \dots, ADD^i$) moyens pour calculer respectivement des sommes pondérées respectivement paire (S_k^p) et impaire (S_k^i).

3. Filtre selon la revendication 2, dans lequel 10 les premiers et seconds moyens pour calculer les sommes pondérées paire et impaire comprennent chacun des multiplicateurs ($M_1^p, M_3^p, \dots, M_0^i, M_2^i, \dots$) recevant chacun un échantillon ($I_{k-1}^p, I_k^p, \dots, I_{k-1}^i, I_k^i, \dots$) et un coefficient de pondération (C_1, C_3, C_0, C_2) (C_0, C_2, C_1, C_3), et un additionneur 15 (ADD^i, ADD^p) relié aux multiplicateurs.

4. Filtre selon la revendication 2, dans lequel les premiers et seconds moyens de mémorisation comprennent chacun, respectivement, un premier (R^p) et 20 un second (R^i) registre à décalage.

5. Filtre selon la revendication 4, dans lequel chaque registre à décalage (R^p, R^i) comprend des cellules (B^p) (B^i) constituées chacune d'une bascule avec une 25 entrée (D) et une sortie directe (Q), l'entrée d'une bascule étant reliée à la sortie directe (Q) de la bascule qui précède et la sortie directe (Q) d'une bascule étant reliée à l'entrée de la bascule qui suit, chaque bascule comprenant en outre une sortie 30 complémentée (\bar{Q}), les multiplicateurs étant alors des

multiplexeurs (MPX^P) (MPX^I) à deux entrées reliées respectivement aux sorties directe (Q) et complémentée (Q̄) des bascules, chaque multiplicateur comprenant en outre une entrée de commande recevant un signal de 5 commande positif ou négatif (C₀, C₁, ..., C_{M-1}) et une sortie, laquelle se trouve reliée soit à l'une des entrées, soit à l'autre, selon le signe du signal de commande.

6. Récepteur pour signaux à étalement de spectre 10 par séquence directe comprenant :

- au moins un convertisseur analogique-numérique (CAN(I), CAN(Q)) recevant un signal à étalement de spectre et délivrant des échantillons numériques de ce signal,
- au moins un filtre numérique (F(I), F(Q)) ayant des coefficients (C_j) adaptés à la séquence d'étalement de spectre, ce filtre recevant les échantillons délivrés par le convertisseur numérique-analogique et délivrant un signal filtré,
- des moyens (DD, Inf/H, D) de traitement du signal filtré aptes à restituer des données transmises (d),
ce récepteur étant caractérisé en ce que le filtre 25 numérique (F(I), F(Q)) est un filtre numérique à architecture parallèle conforme à l'une quelconque des revendications 1 à 5.

7. Récepteur selon la revendication 6, comprenant 30 une première et une seconde voies en parallèle, la première (I) pour le traitement d'un signal en phase avec une porteuse et la seconde (Q) pour le traitement

d'un signal en quadrature de phase avec ladite porteuse, chaque voie comprenant ledit filtre numérique ($F(I)$, $F(Q)$) à architecture parallèle avec, pour la première voie (I), notamment, un premier et un second 5 additionneurs ($ADD(I)^p$, $ADD(I)^i$) délivrant des première et seconde sommes pondérées ($S(I)_k^p$, $S(I)_k^i$) et, pour la seconde voie (Q), notamment, un premier et un second additionneurs ($ADD(Q)^p$, $ADD(Q)^i$) délivrant des première et seconde sommes pondérées ($S(Q)_k^p$) ($S(Q)_k^i$).

10

8. Récepteur selon la revendication 7, dans lequel les moyens de traitement comprennent, dans la première voie (I), un premier circuit de démodulation différentielle ($DD(I)$) et, dans la seconde voie (Q), un 15 second circuit de démodulation différentielle ($DD(Q)$), le premier circuit de démodulation différentielle ($DD(I)$) recevant les premières sommes pondérées ($S(I)_k^p$, $S(Q)_k^p$) délivrées par les filtres ($F(I)$, $F(Q)$) de la première et de la seconde voie (I), (Q) et délivrant 20 deux premiers signaux DOT et CROSS (DOT^p , $CROSS^p$), le second circuit de démodulation différentielle ($DD(Q)$) recevant les secondes sommes pondérées ($S(I)_k^i$) et ($S(Q)_k^i$) délivrées par les filtres ($F(I)$, $F(Q)$) de la première et de la seconde voies (I, Q) et délivrant deux seconds 25 signaux DOT et CROSS (DOT^i , $CROSS^i$).

9. Récepteur selon la revendication 8, dans lequel les moyens de traitement comprennent en outre un circuit d'information et d'horloge (Inf/H) recevant les 30 signaux (DOT^p , $CROSS^p$) (DOT^i , $CROSS^i$) délivrés par le

premier et le second circuits de démodulation différentielle (DOT(I), DD(Q)) et délivrant deux signaux d'information pair et impair (S_{inf}^p, S_{inf}^i), un signal d'horloge (SH) et un signal de parité (Sp/i).

THIS PAGE BLANK (USPTO)

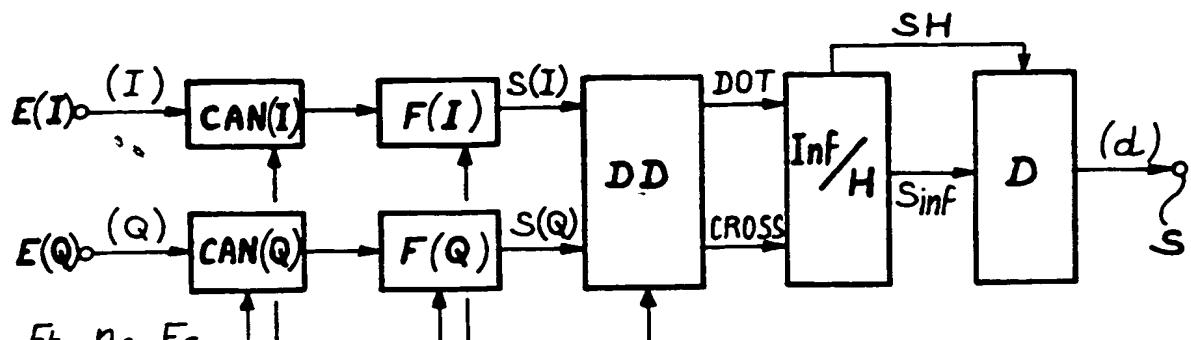


FIG. 1

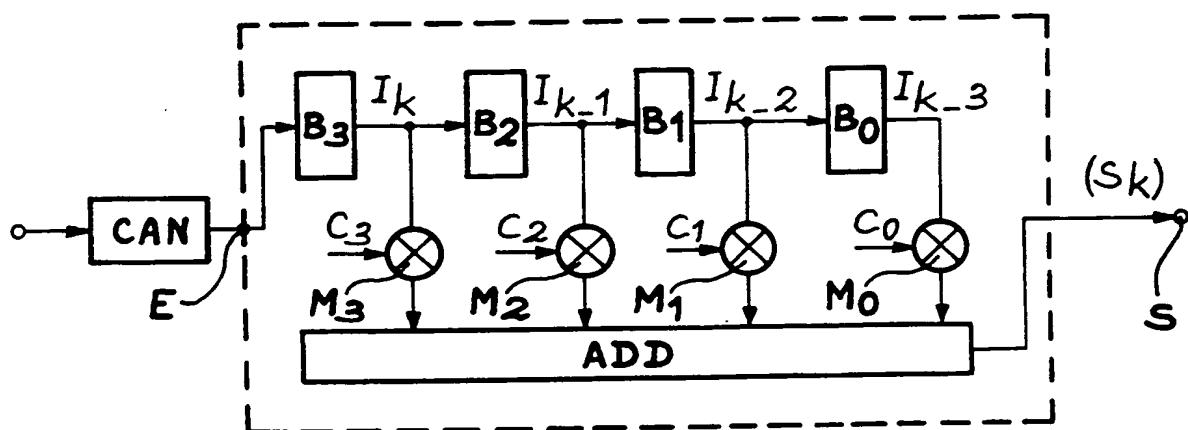


FIG. 2

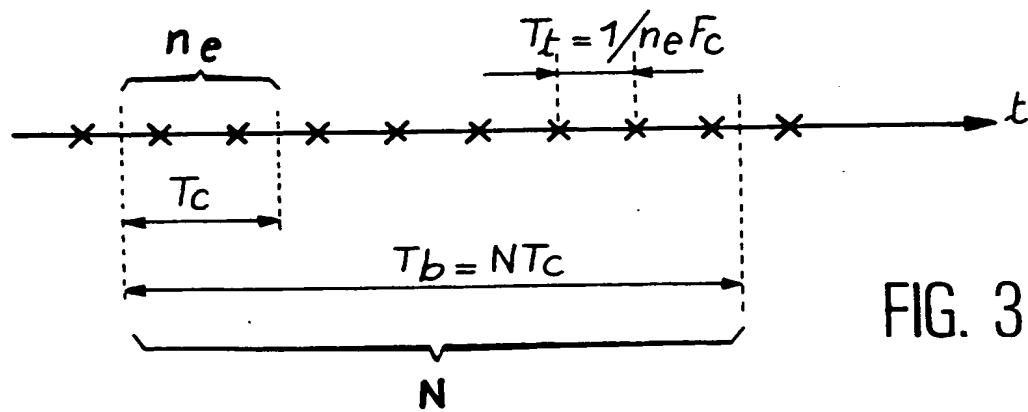
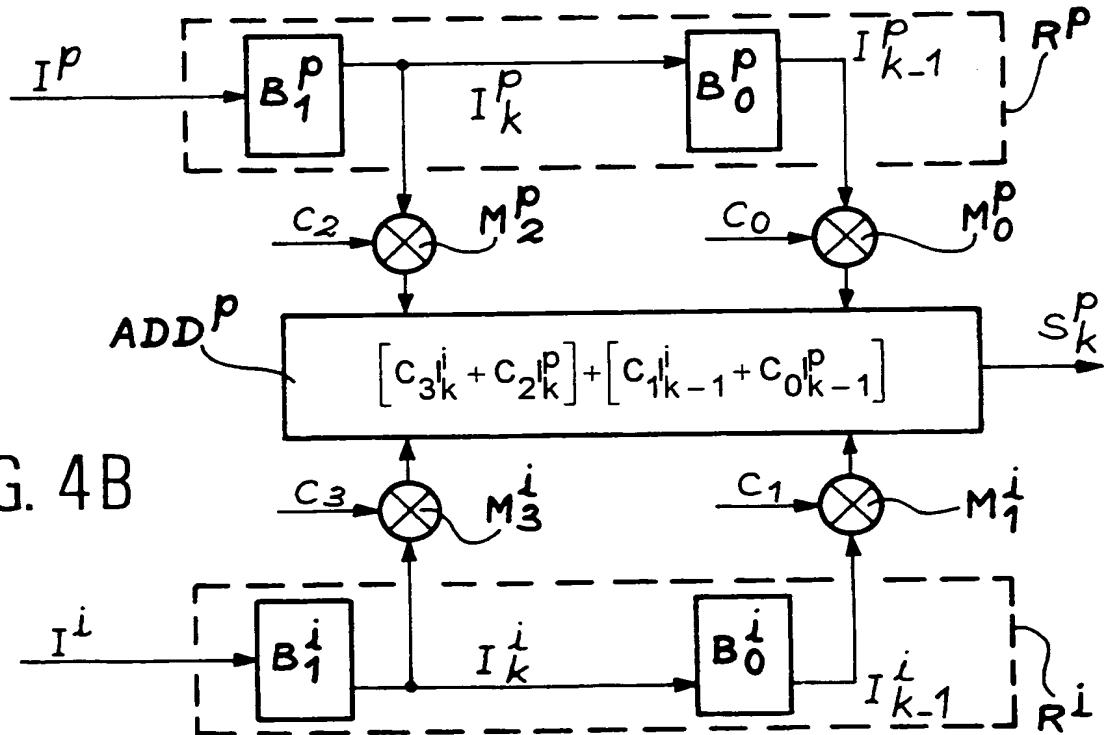
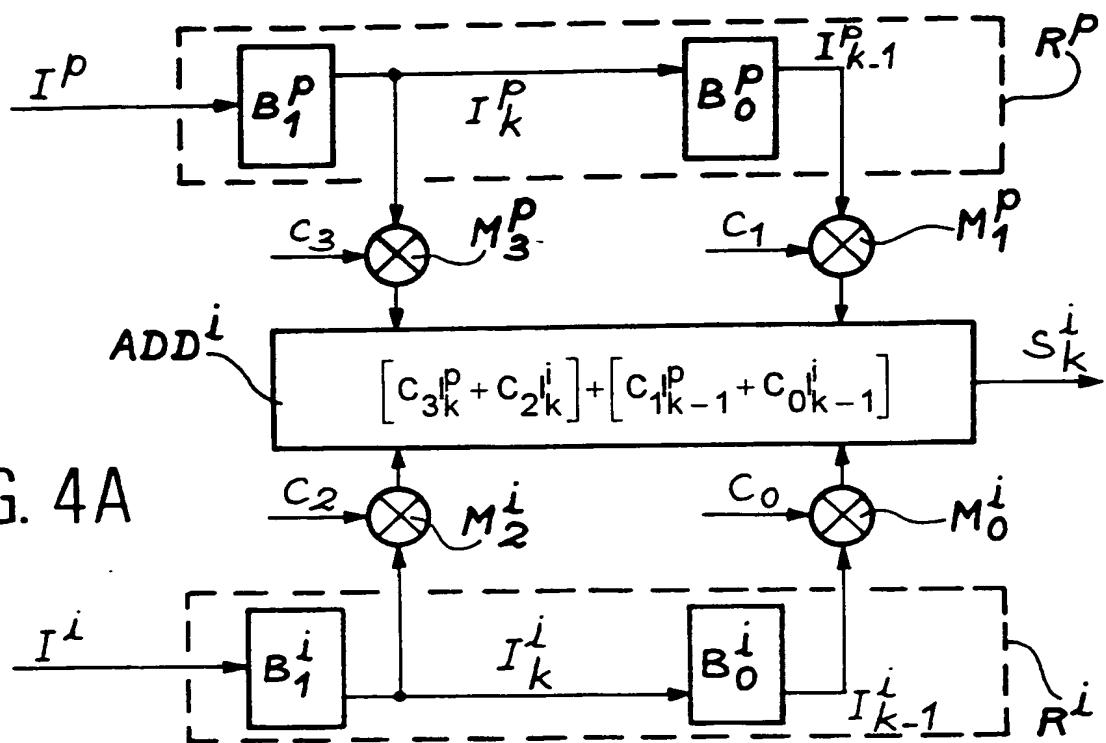


FIG. 3

THIS PAGE BLANK (USPTO)

2/12



THIS PAGE BLANK (USPTO)

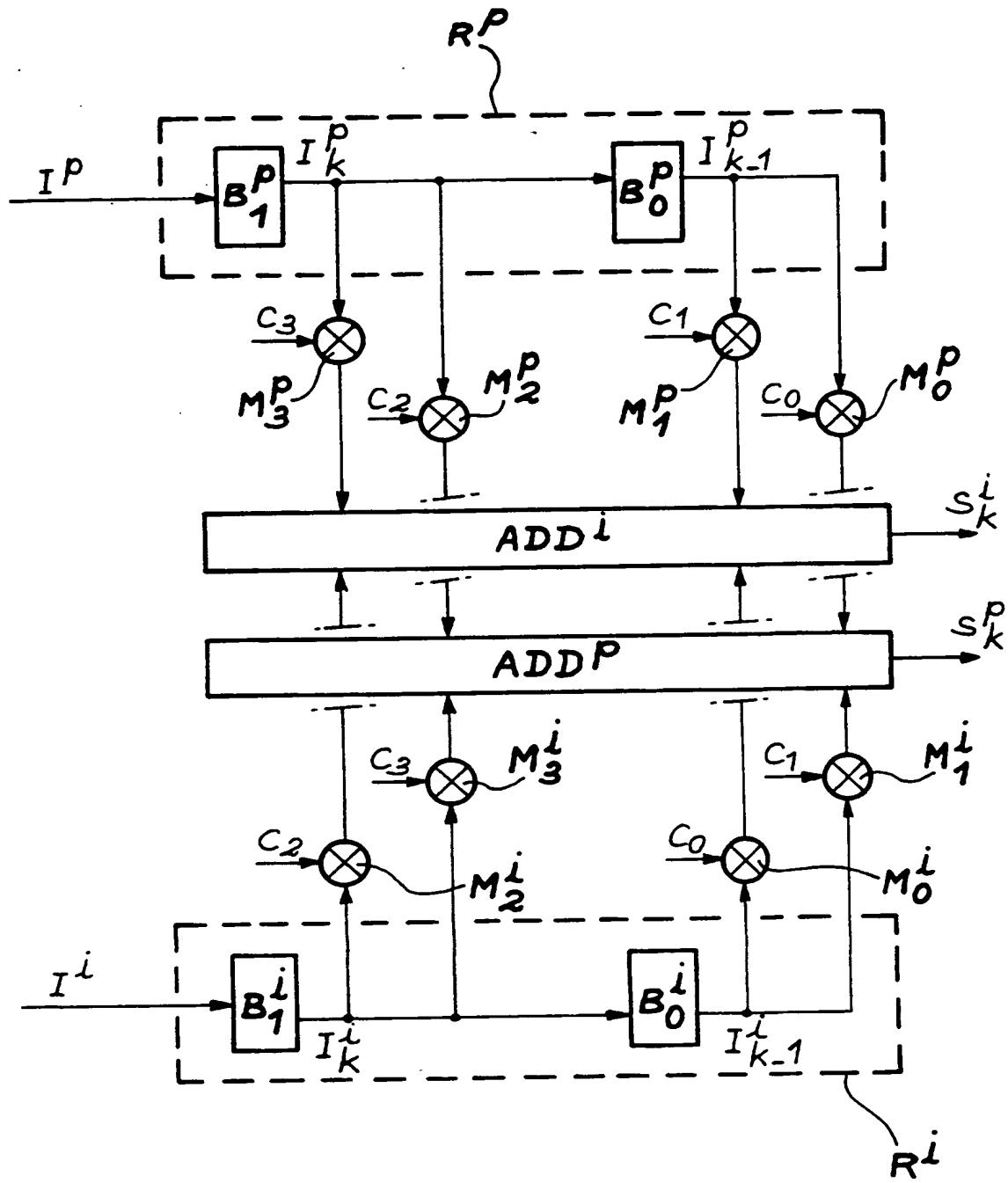


FIG. 4C

THIS PAGE BLANK (USPTO)

4 / 12

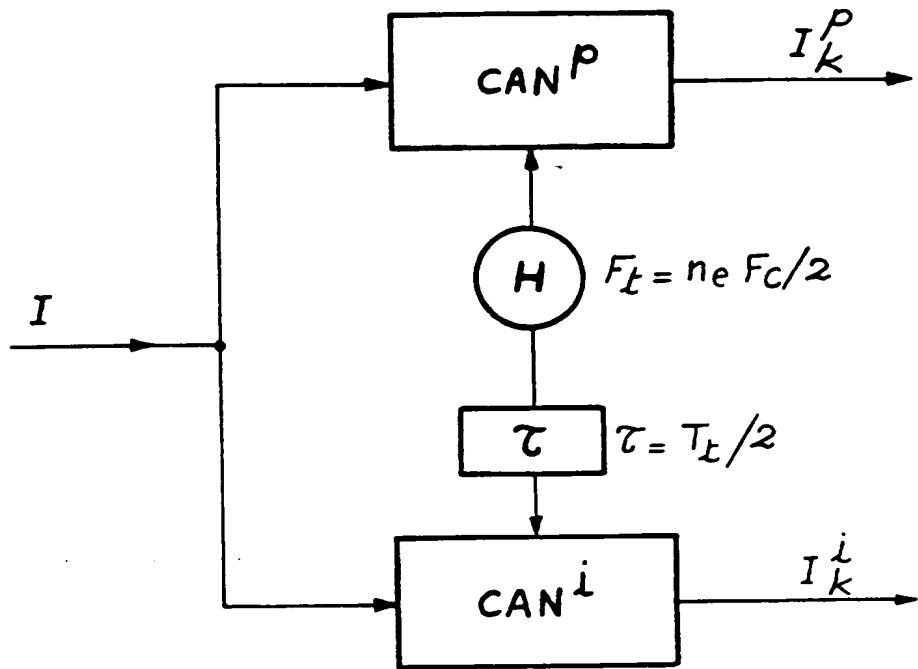


FIG. 5

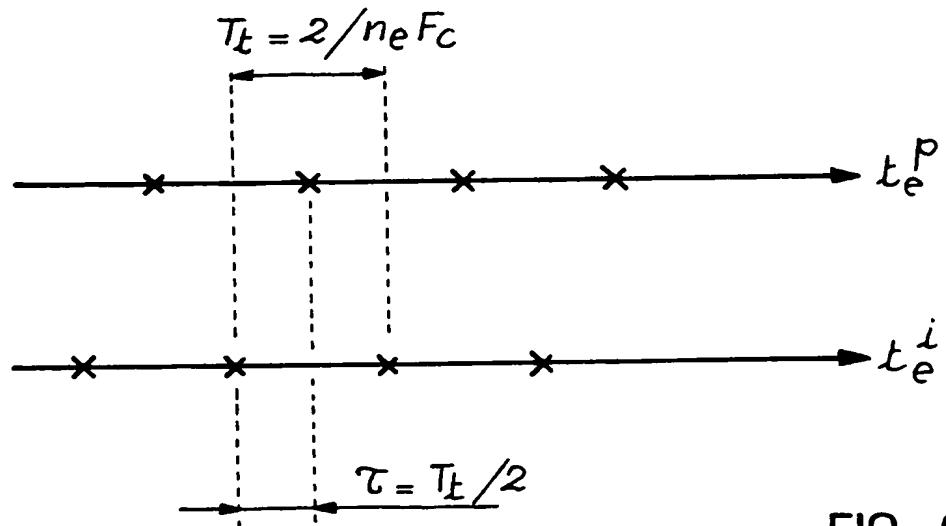


FIG. 6

THIS PAGE BLANK (USPTO)

5/12

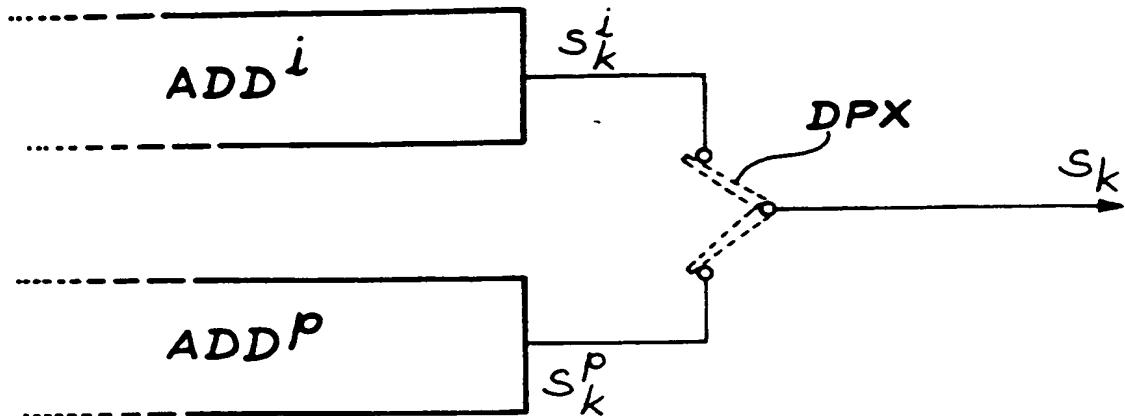


FIG. 7

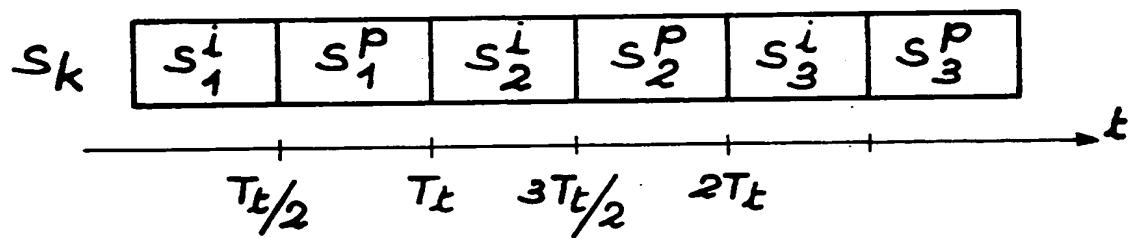
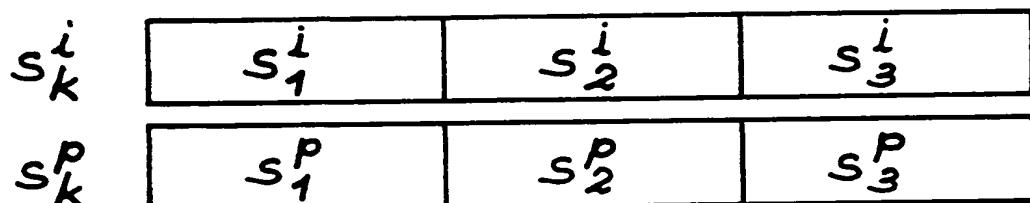


FIG. 8

THIS PAGE BLANK (USPTO)

6/12

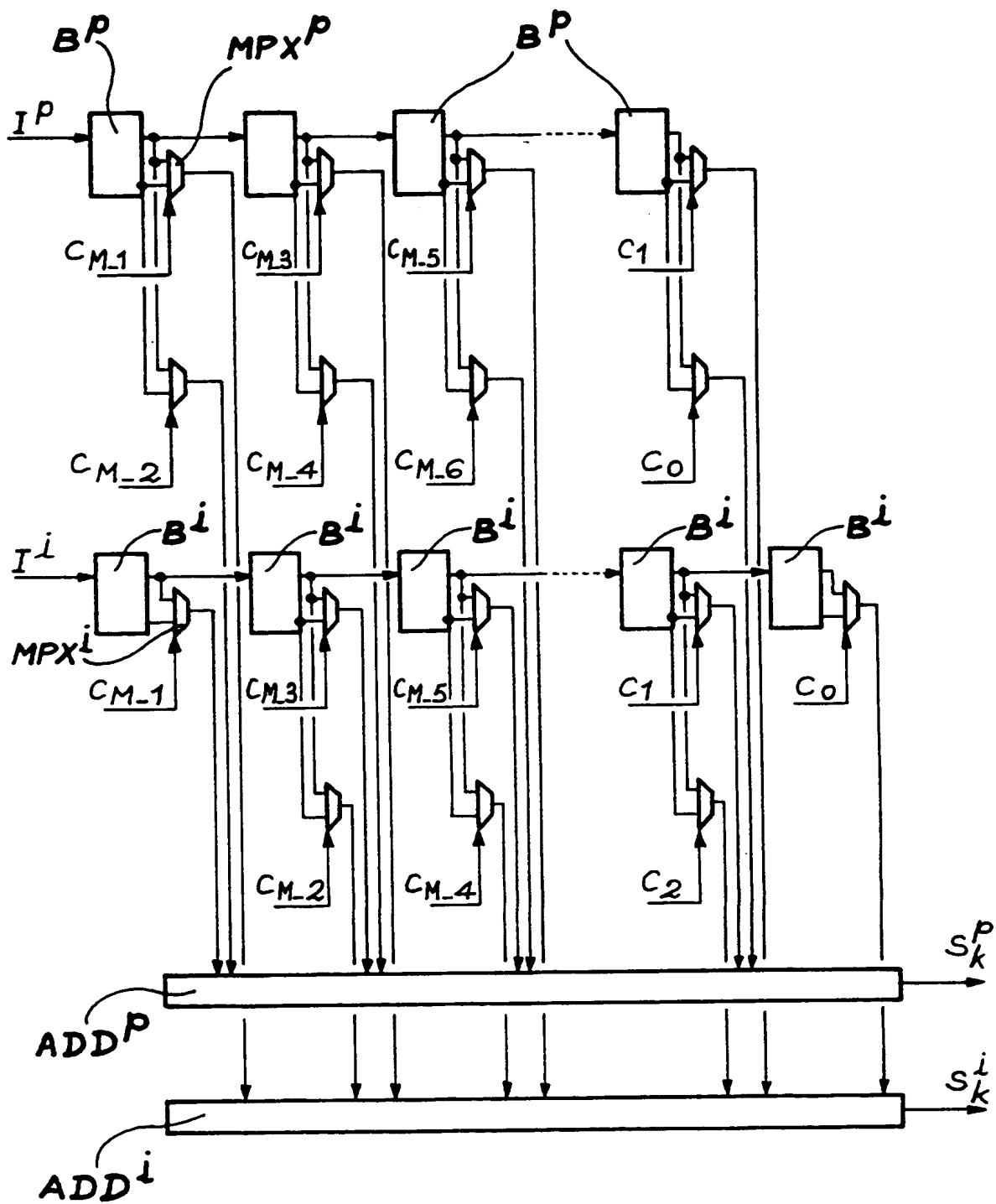


FIG. 9

THIS PAGE BLANK (USPTO)

7 / 12

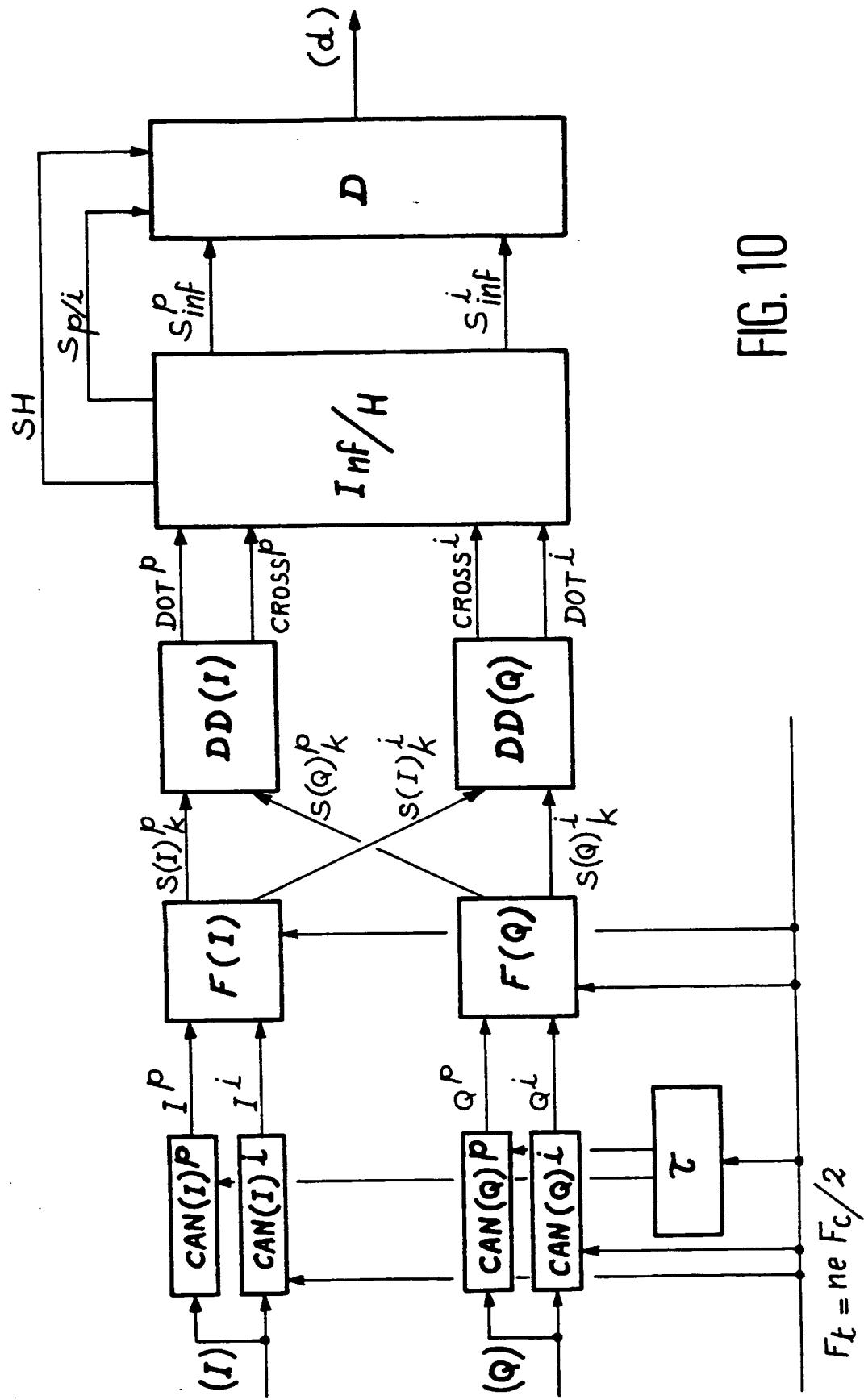


FIG. 10

THIS PAGE BLANK (USPTO)

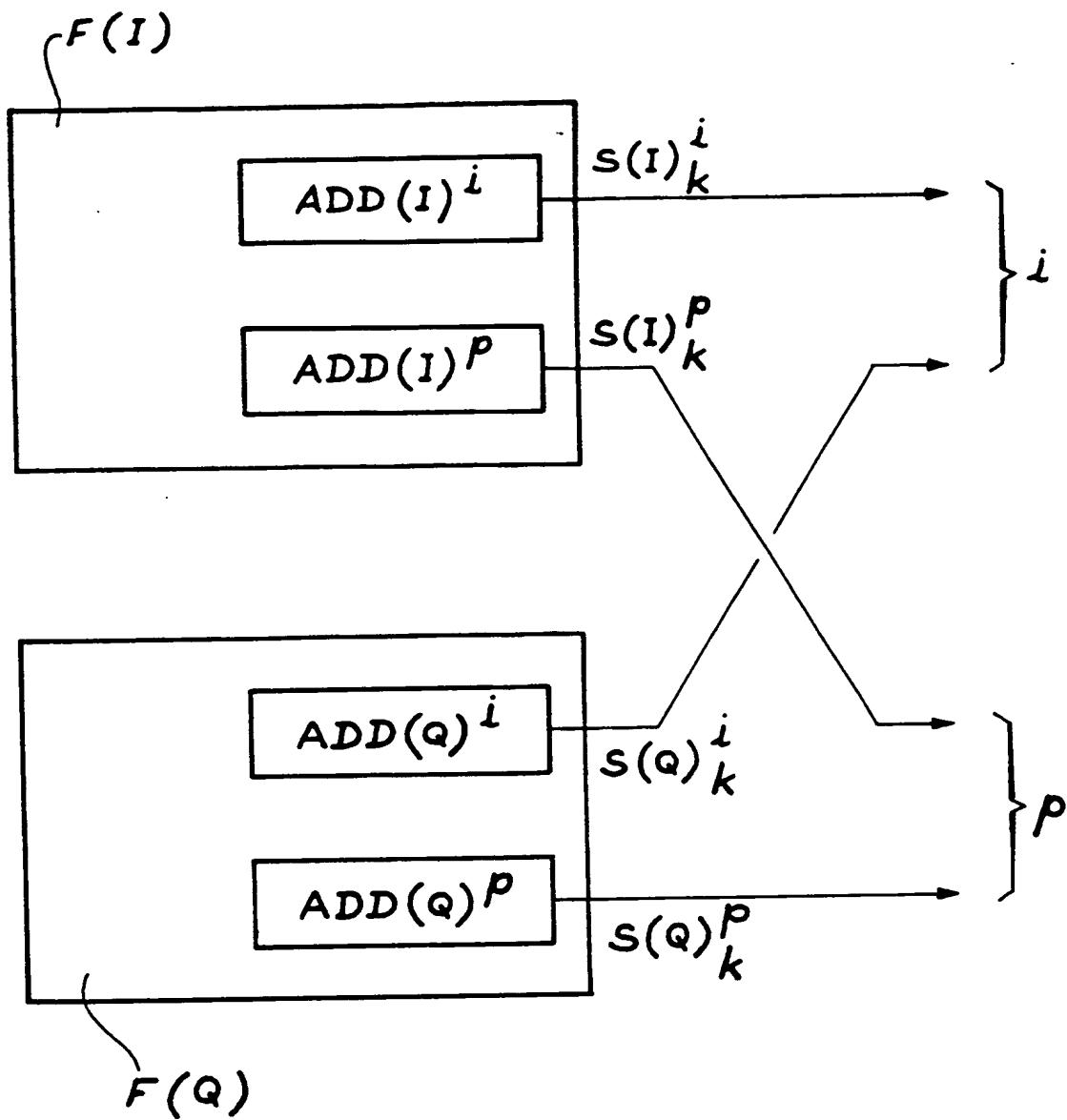


FIG. 11

THIS PAGE BLANK (USPTO)

9 / 12

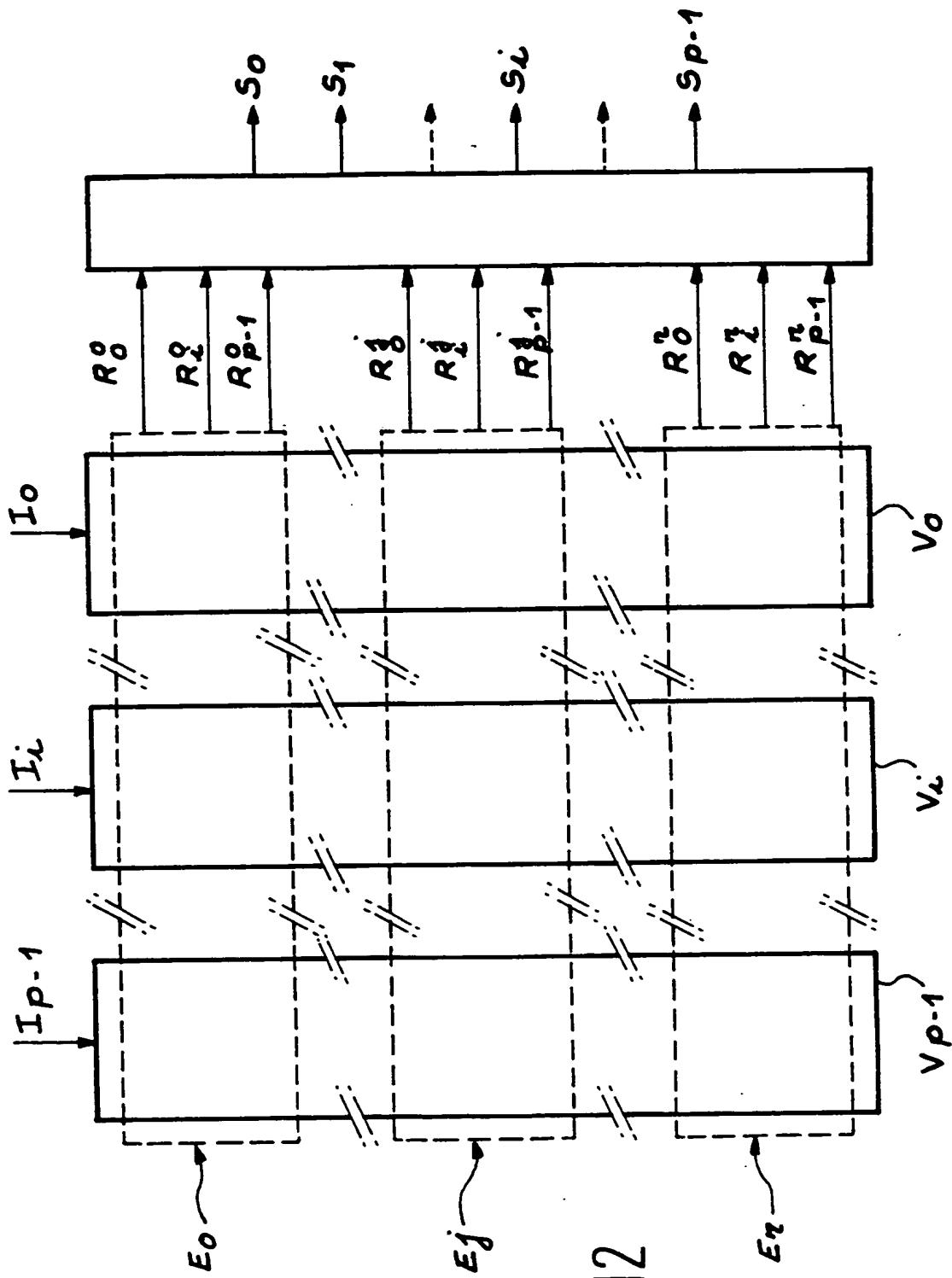


FIG. 12

THIS PAGE BLANK (USPTO)

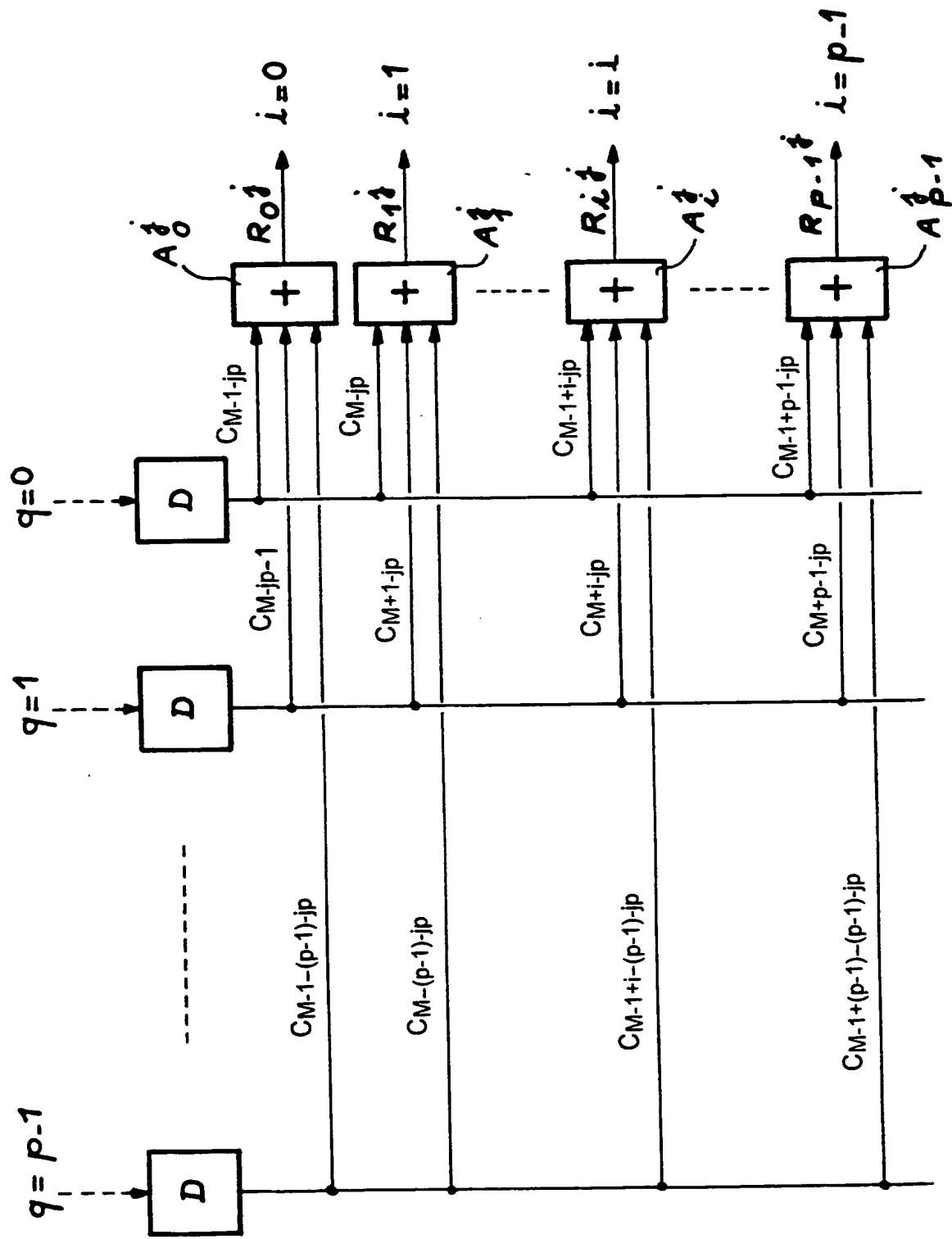


FIG. 13

THIS PAGE BLANK (USPTO)

11 / 12

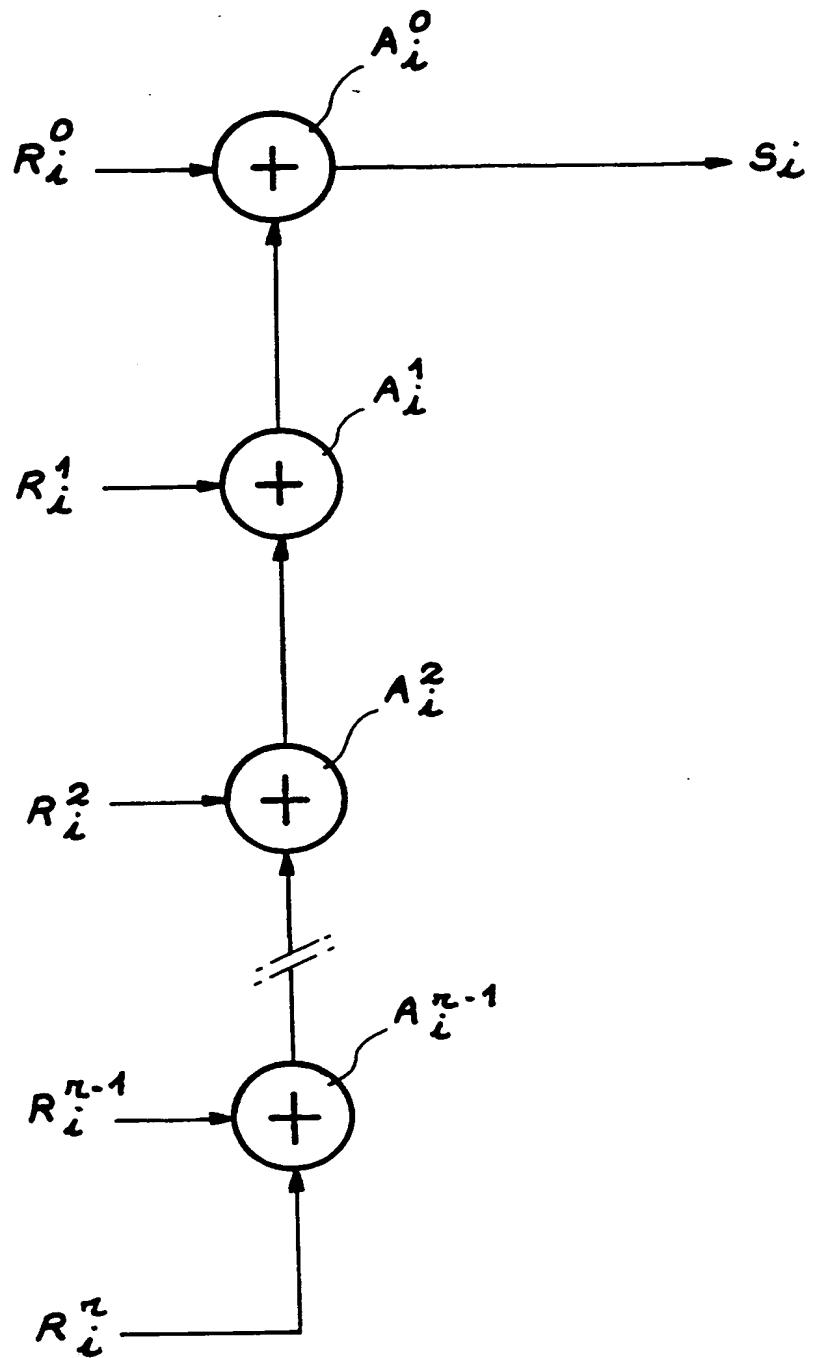


FIG. 14

THIS PAGE BLANK (USPTO)

12/12

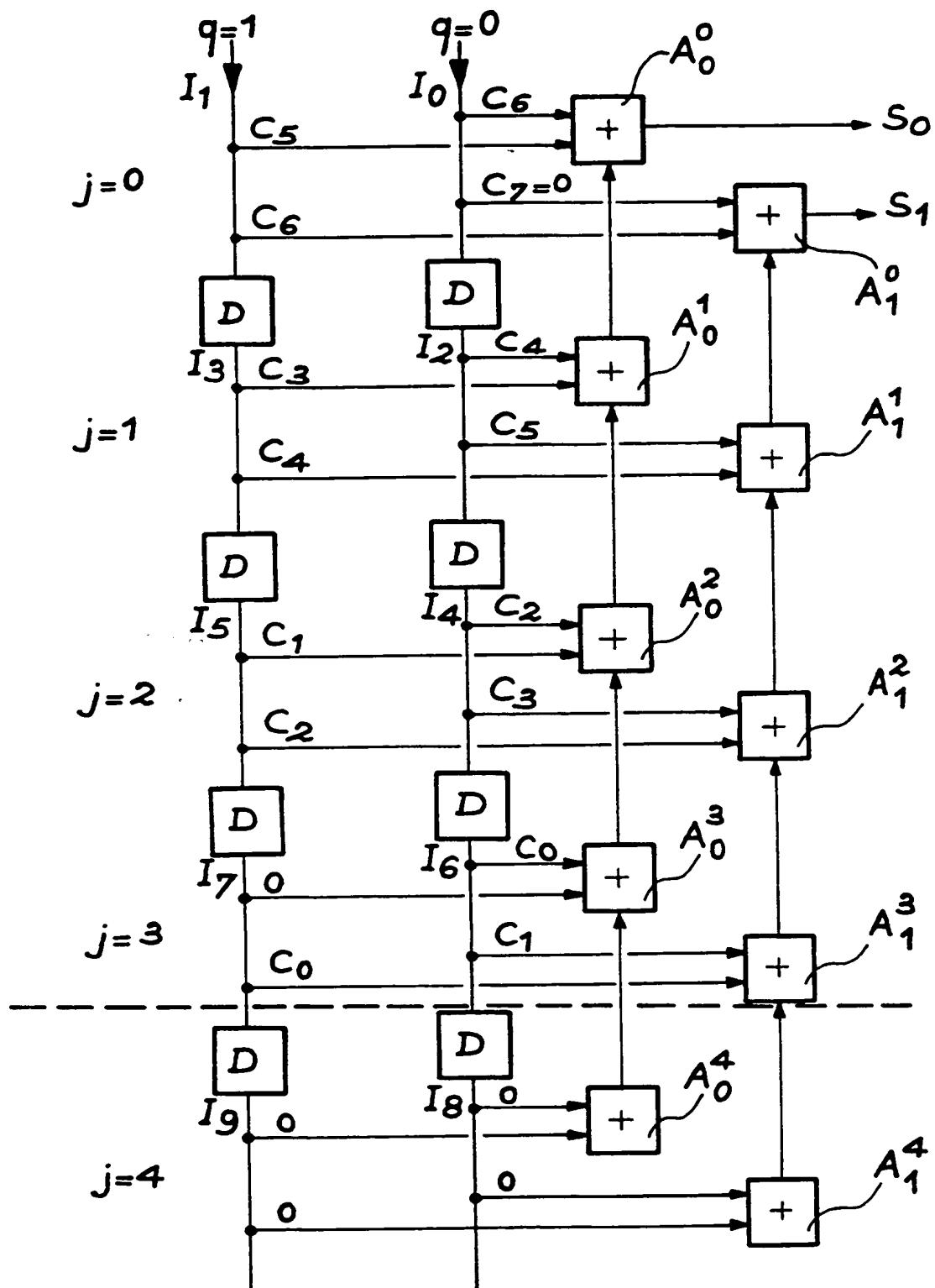


FIG. 15

THIS PAGE BLANK (USPTO)

INTERNATIONAL SEARCH REPORT

International Application No
PCT/FR 99/02724

A. CLASSIFICATION OF SUBJECT MATTER
IPC 7 H03H17/06 H03H17/02

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
IPC 7 H03H

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	DE 196 27 305 C (BOSCH GMBH ROBERT) 24 July 1997 (1997-07-24) the whole document ----	1
A	WO 93 23924 A (SIEMENS AG ;NOLL TOBIAS (DE); SEBALD GEORG (DE)) 25 November 1993 (1993-11-25) page 3, line 2 -page 9, line 17; figures 2,3 ----	1
A	US 4 852 035 A (MICHENER JAMES A) 25 July 1989 (1989-07-25) the whole document -----	2-4

Further documents are listed in the continuation of box C.

Patent family members are listed in annex.

* Special categories of cited documents :

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier document but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

"&" document member of the same patent family

Date of the actual completion of the international search

Date of mailing of the international search report

4 February 2000

14/02/2000

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Authorized officer

Coppieters, C

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/FR 99/02724

Patent document cited in search report	Publication date	Patent family member(s)			Publication date
DE 19627305	C	24-07-1997			NONE
WO 9323924	A	25-11-1993			NONE
US 4852035	A	25-07-1989	CA 1308487 A	06-10-1992	
			JP 2040154 C	28-03-1996	
			JP 7071046 B	31-07-1995	

RAPPORT DE RECHERCHE INTERNATIONALE

De Internationale No

PCT/FR 99/02724

A. CLASSEMENT DE L'OBJET DE LA DEMANDE

CIB 7 H03H17/06 H03H17/02

Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB

B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE

Documentation minimale consultée (système de classification suivi des symboles de classement)

CIB 7 H03H

Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche

Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si réalisable, termes de recherche utilisés)

C. DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie °	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
A	DE 196 27 305 C (BOSCH GMBH ROBERT) 24 juillet 1997 (1997-07-24) le document en entier ---	1
A	WO 93 23924 A (SIEMENS AG ;NOLL TOBIAS (DE); SEBALD GEORG (DE)) 25 novembre 1993 (1993-11-25) page 3, ligne 2 -page 9, ligne 17; figures 2,3 ---	1
A	US 4 852 035 A (MICHENER JAMES A) 25 juillet 1989 (1989-07-25) le document en entier -----	2-4

Voir la suite du cadre C pour la fin de la liste des documents

Les documents de familles de brevets sont indiqués en annexe

° Catégories spéciales de documents cités:

- "A" document définissant l'état général de la technique, non considéré comme particulièrement pertinent
- "E" document antérieur, mais publié à la date de dépôt international ou après cette date
- "L" document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée)
- "O" document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens
- "P" document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée

- "T" document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention
- "X" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément
- "Y" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier
- "Z" document qui fait partie de la même famille de brevets

Date à laquelle la recherche internationale a été effectivement achevée

4 février 2000

Date d'expédition du présent rapport de recherche internationale

14/02/2000

Nom et adresse postale de l'administration chargée de la recherche internationale
Office Européen des Brevets, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl.
Fax: (+31-70) 340-3016

Fonctionnaire autorisé

Coppieters, C

RAPPORT DE RECHERCHE INTERNATIONALE

Renseignements relatifs aux membres de familles de brevets

de Internationale No

PCT/FR 99/02724

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
DE 19627305 C	24-07-1997	AUCUN	
WO 9323924 A	25-11-1993	AUCUN	
US 4852035 A	25-07-1989	CA 1308487 A JP 2040154 C JP 7071046 B	06-10-1992 28-03-1996 31-07-1995